

Institut für Angewandte Mikroelektronik und Datentechnik

Implementierung Neuronaler Netze mittels Digit-Online Algorithmen

Vortrag im Rahmen des
10. Symposium Maritime Elektronik 2001

M.Haase, A.Wassatsch, D.Timmermann



Institut für Angewandte Mikroelektronik und Datentechnik

Fachbereich Elektrotechnik und Informationstechnik

Universität Rostock

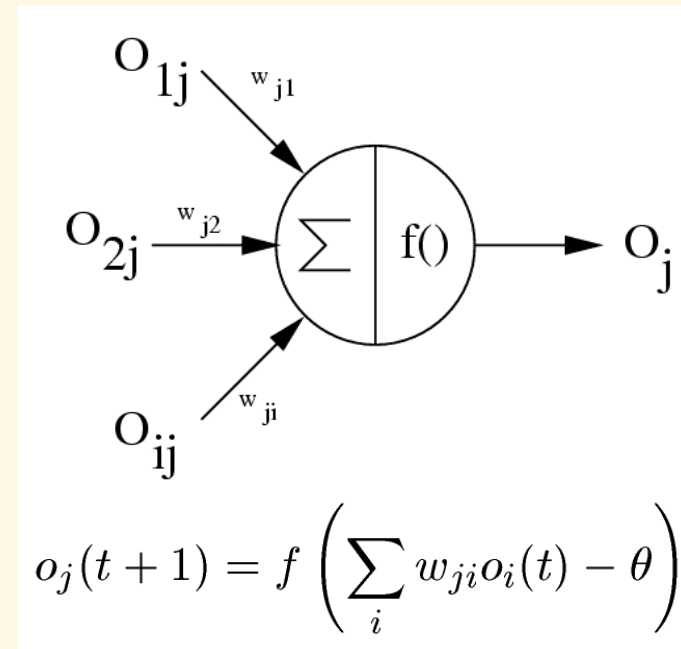
Gliederung

- Was sind Neuronale Netze ?
- Bestehende Implementierungen
 - Analog, Digital-Parallel
- Serielle Algorithmen / Digit-Online Arithmetik
- Neuro-Prozessor mit serieller Arithmetik
- Zusammenfassung



Neuronale Netze – Grundlagen

- Nachbildung biologischer Strukturen
- Grundelement: Neuron
 - gewichtete Eingänge
 - Summation
 - Ausgangsfunktion
- Topologien:
 - vorwärts gerichtet (feed-forward)
 - rückgekoppelt (recurrent)
- Lernverfahren
 - überwacht
 - unüberwacht

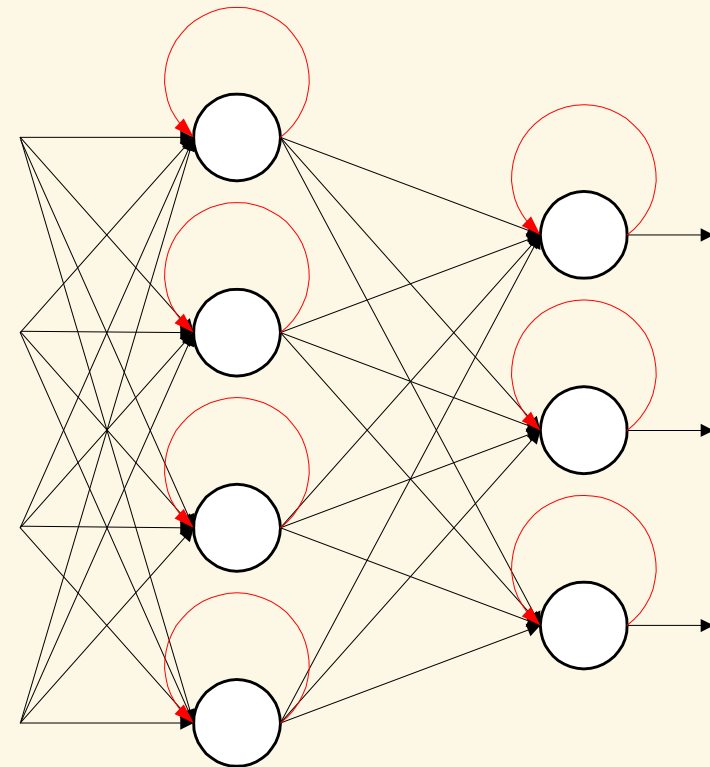
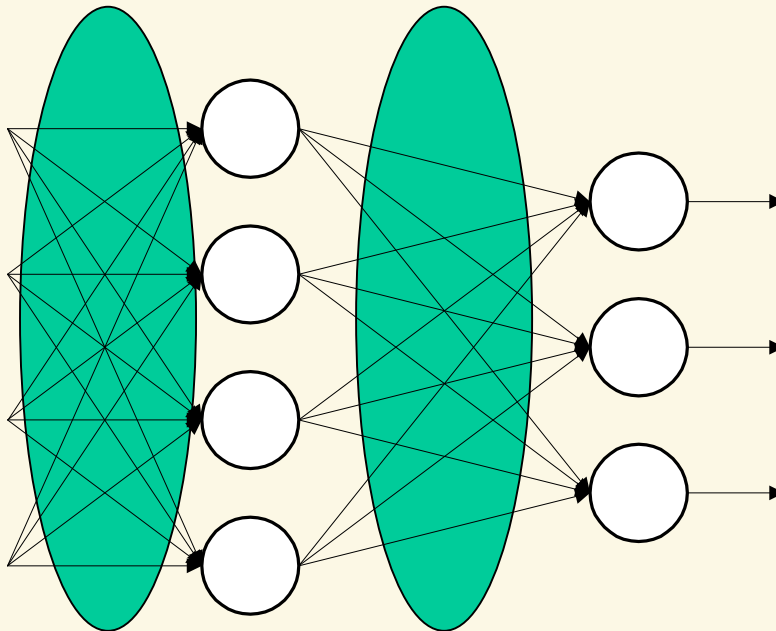


Neuronale Netze – Topologien

Vorwärtsgerichtet (feed-forward)

Rückgekoppelt (recurrent)

FLÄCHE ~ Bitbreite



Anforderungen

Neuronales Netz = massiv parallele Datenverarbeitung

- Operationen: Multiplikation, Addition, Exponenzierung, ...
- Gleichzeitige Abarbeitung in allen Neuronen innerhalb einer Schicht
- Weiterleitung der Aktivierungen an alle Neuronen der folgenden Schicht
- Operationen und Kommunikationsstrukturen ~ Bitbreite

Reduzierung des Hardware-Aufwandes durch serielle Algorithmen



Gliederung

- Was sind Neuronale Netze ?
- **Bestehende Implementierungen**
 - **Analog, Digital-Parallel**
- Serielle Algorithmen / Digit-Online Arithmetik
- Neuro-Prozessor mit serieller Arithmetik
- Zusammenfassung



Bestehende Implementierungen

Analog

Vorteil:

- am dichtesten am biologischen Vorbild
- Geschwindigkeit

Nachteil:

- Probleme bei der Stabilität der Gewichte (Drift), Speicherung
- nicht-lineare Multiplizierer
- Toleranzen der Bauelemente
- A/D, D/A Wandler für μ C-Steuerung

Digital-Parallel

Vorteil:

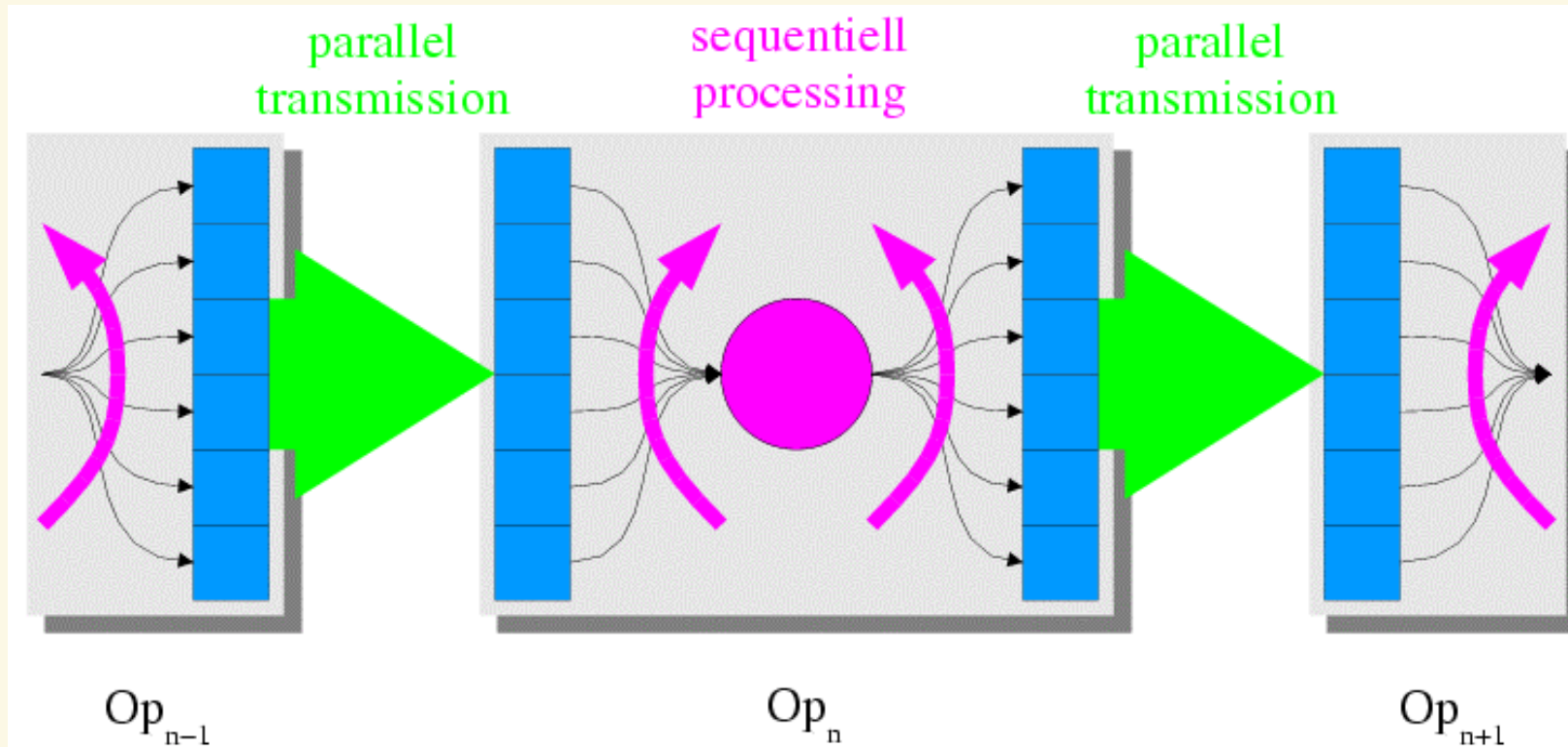
- einfache Rechnersteuerung
- Gewichtsspeicherung

Nachteil:

- Verbindungen ~ Bitbreite
- parallele Algorithmen
 - iterative Ausführung
- hoher Flächenbedarf



Beispiel: Parallele Operationen



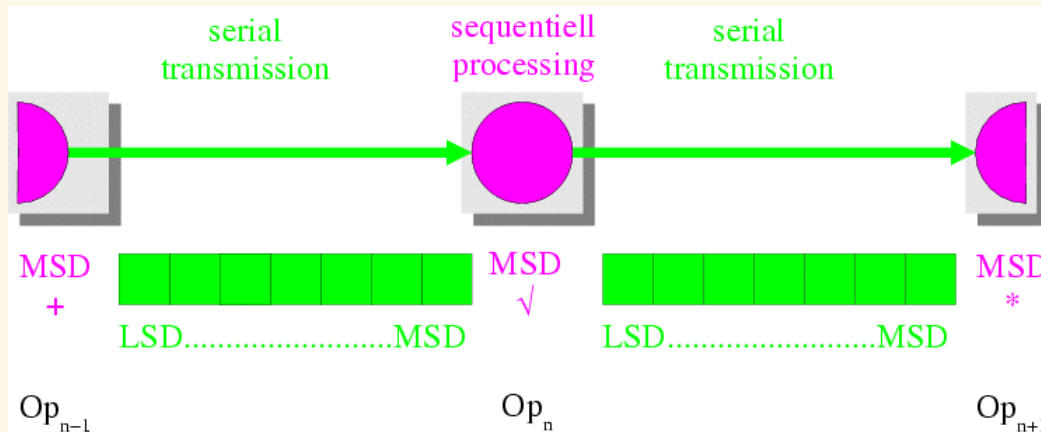
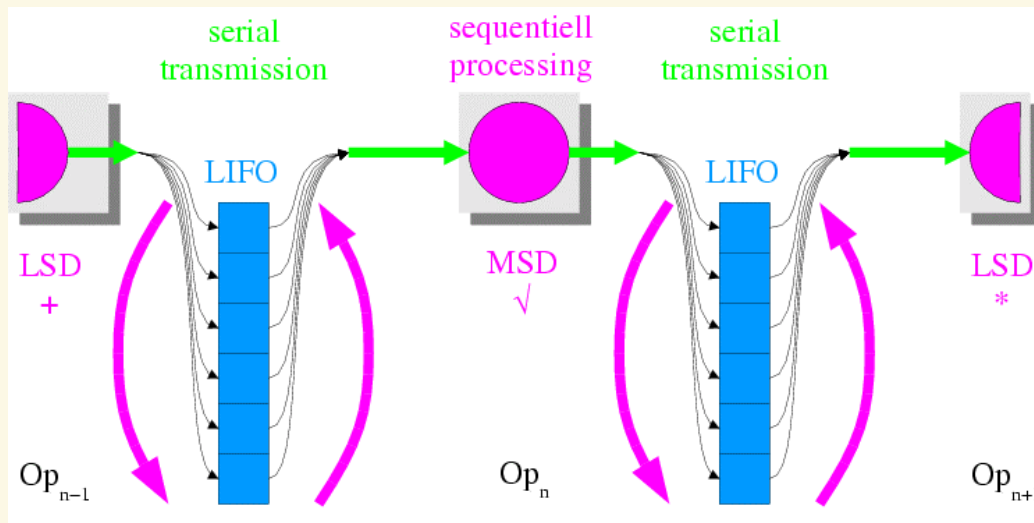
Sequentielle Abarbeitung der Einzeloperationen

Gliederung

- Was sind Neuronale Netze ?
- Bestehende Implementierungen
 - Analog, Digital-Parallel
- **Serielle Algorithmen / Digit-Online Arithmetik**
- Neuro-Prozessor mit serieller Arithmetik
- Zusammenfassung



Digital-Seriell



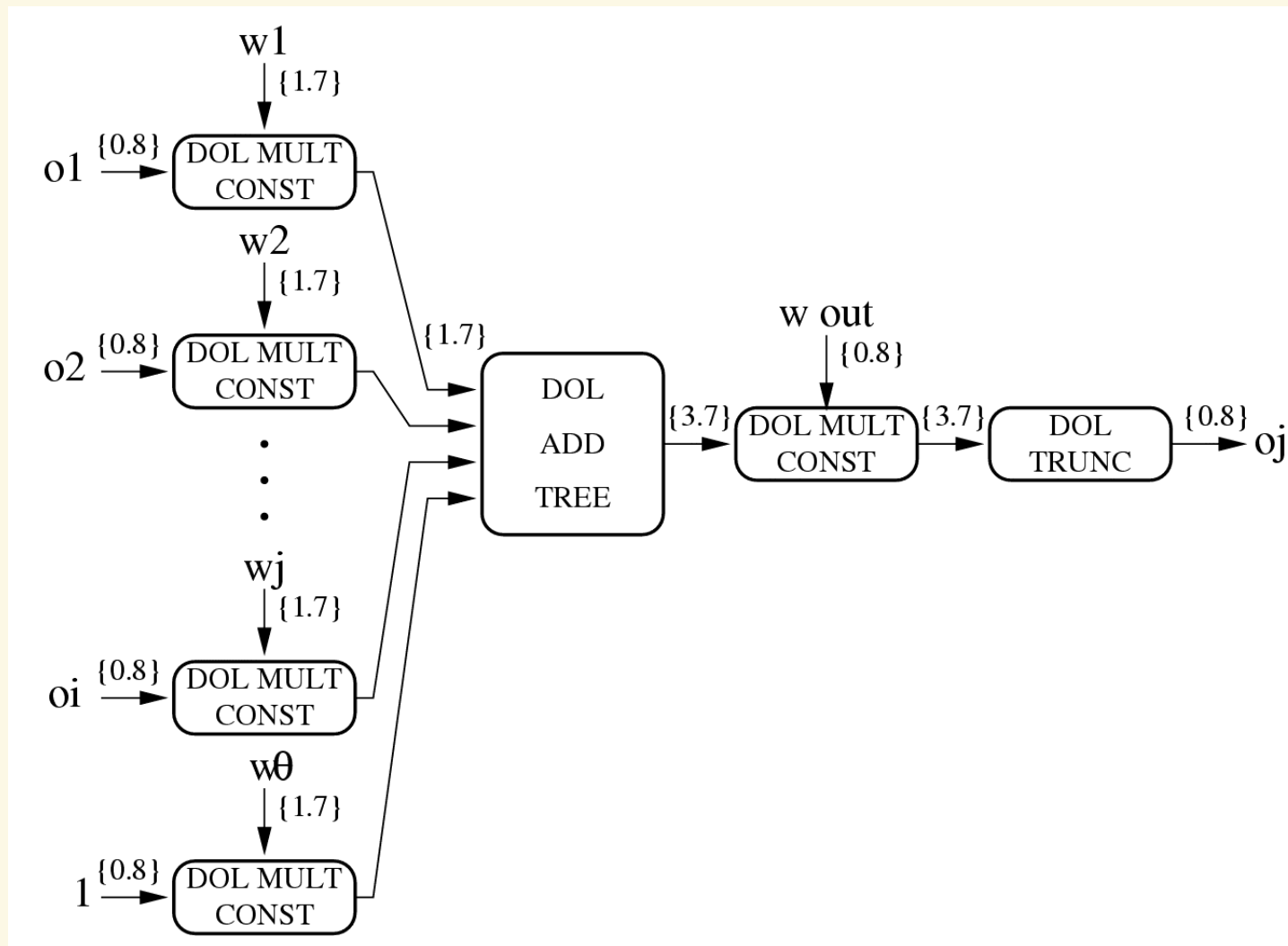
Vorteil

- minimaler Kommunikationsaufwand
- unabhängig von der Bitbreite der Daten
- geringer Schaltungsaufwand
- durch Kaskadierung kürzere Latenzzeit möglich

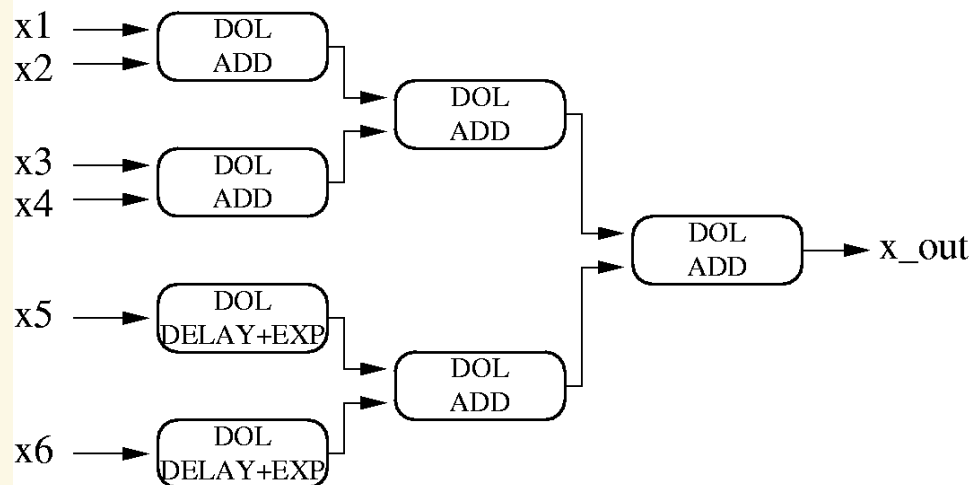
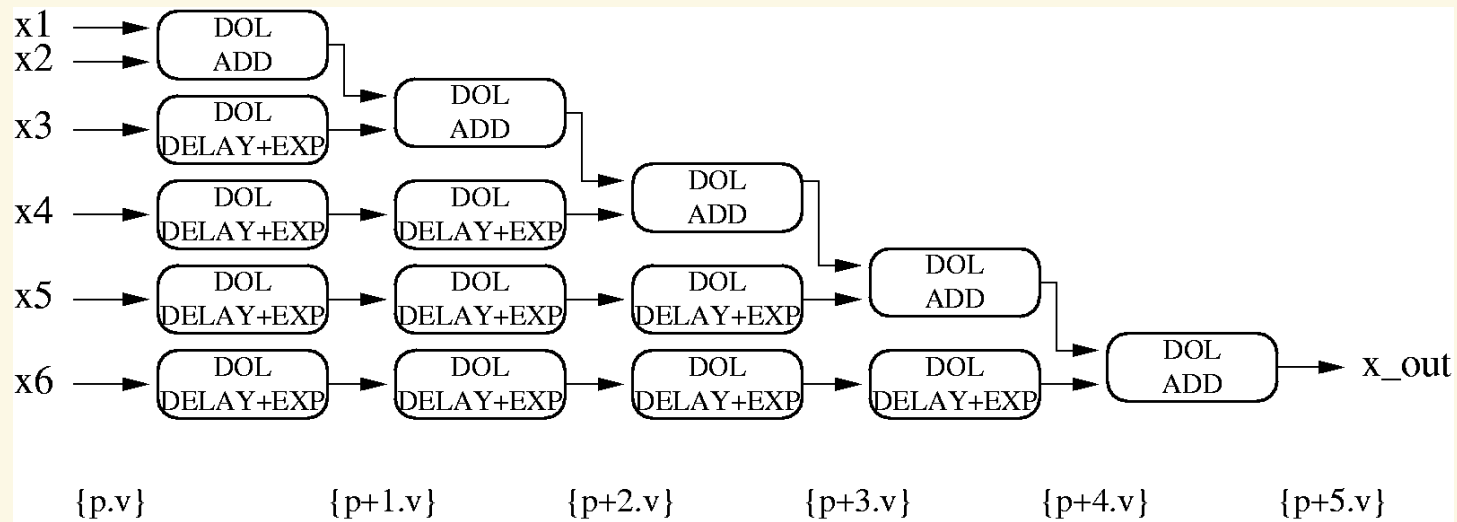
Nachteil

- Synchronisierung der seriellen Datenströme

Neuron – Digit-Online Realisierung

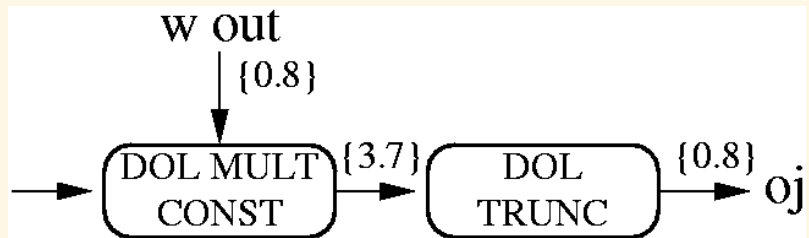
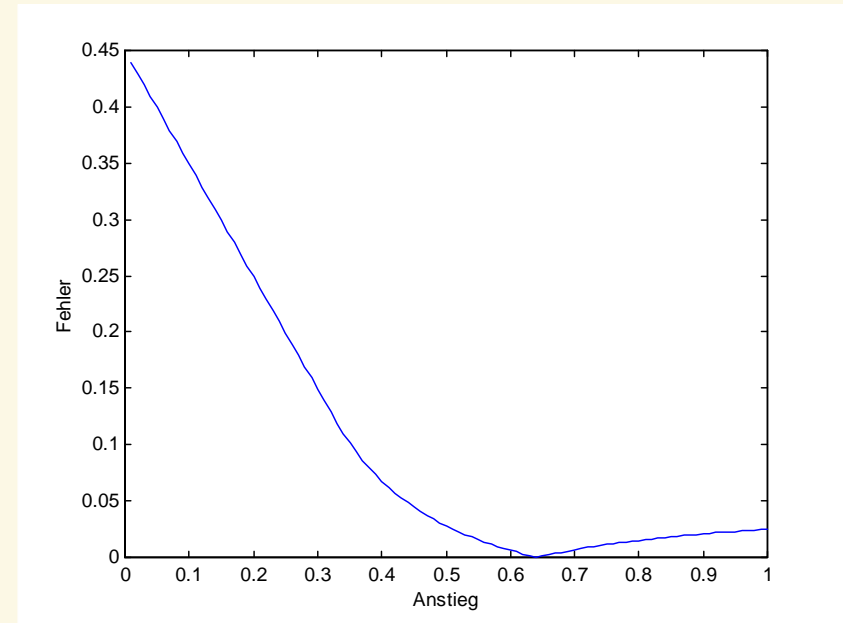
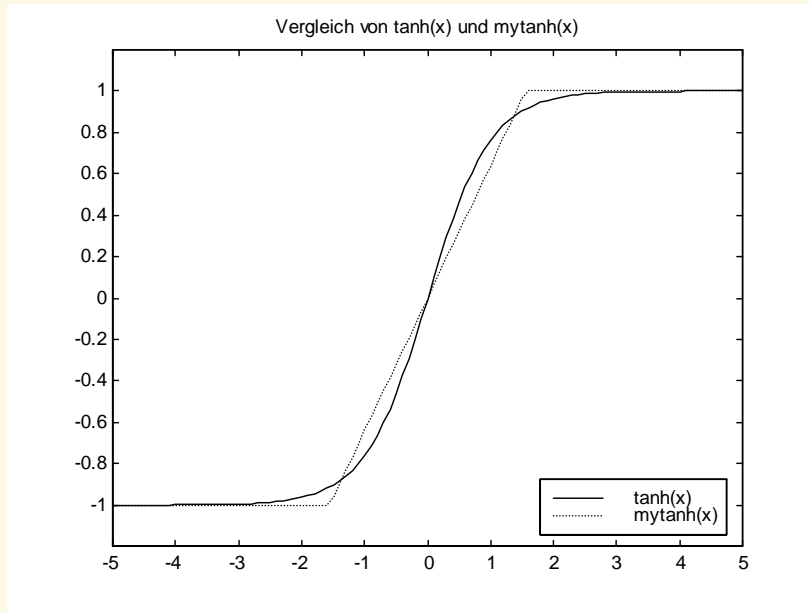


Neuron – Addierer Baum Struktur



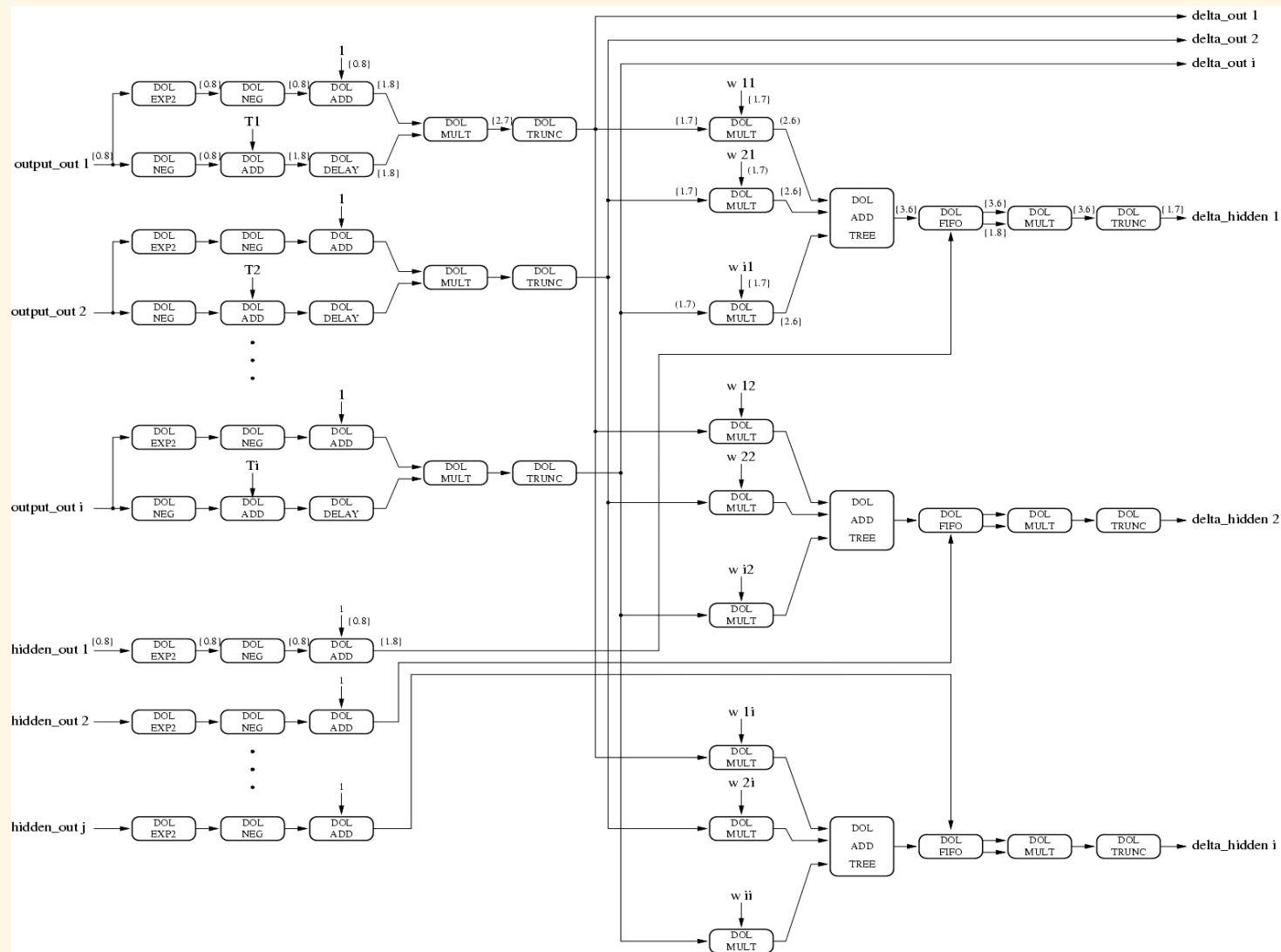
Neuron – Ausgangsfunktion

Bestimmung des optimalen Anstieges der Näherungsfunktion $\text{mytanh}(x)$

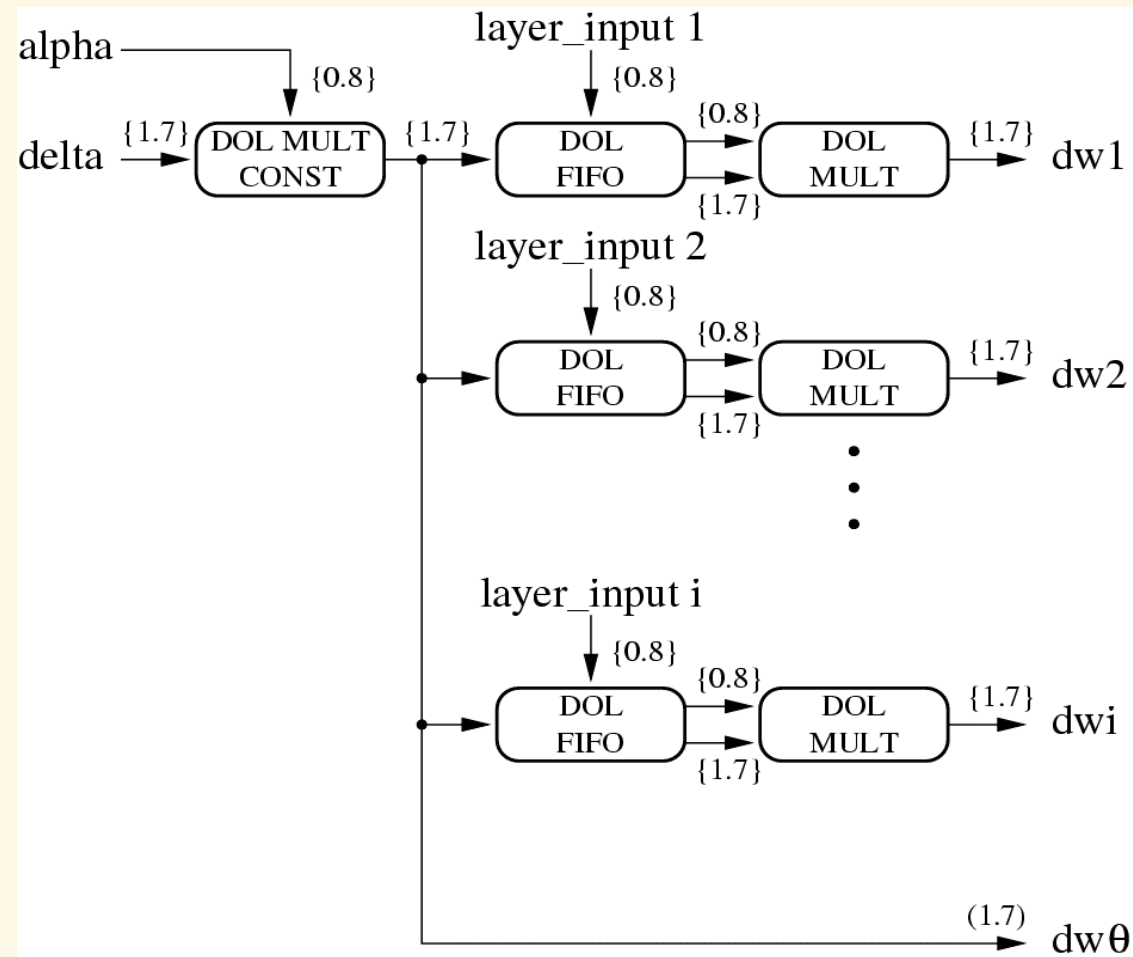


$$f'(\tanh(x)) = 1 - \tanh^2(x)$$

Backpropagation (1)

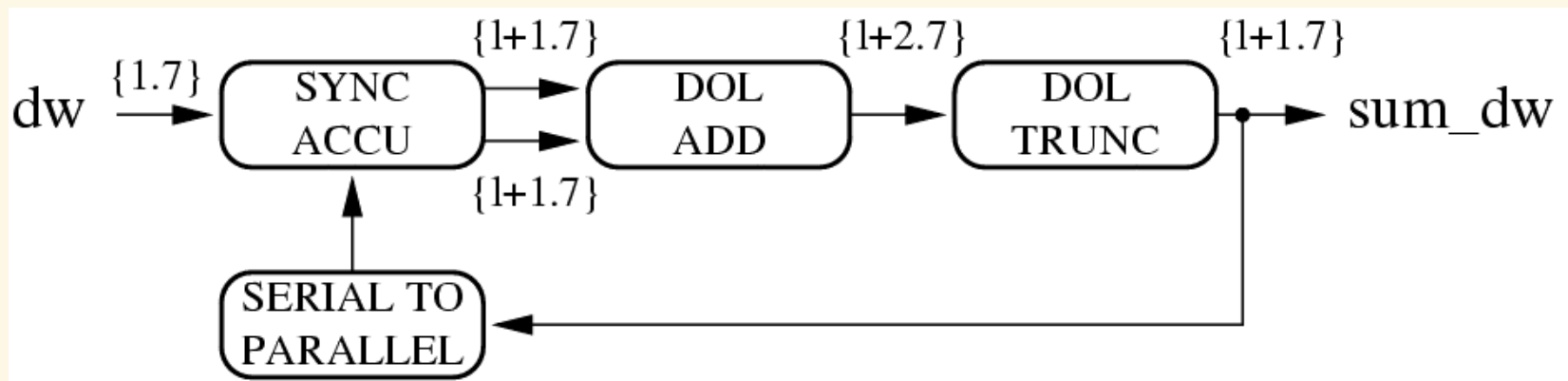


Backpropagation (2)



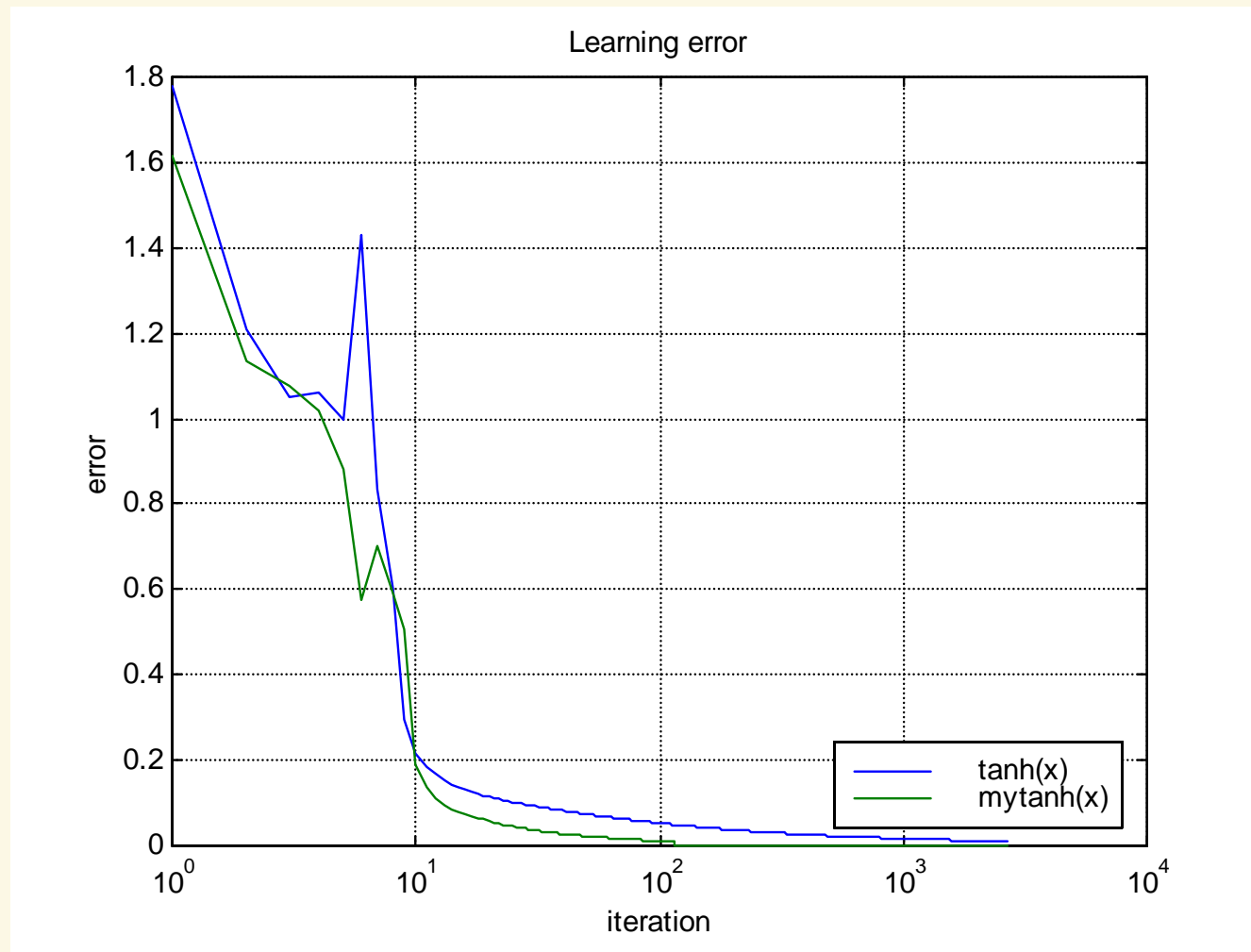
Berechnung der Gewichtsupdates

Backpropagation (3)



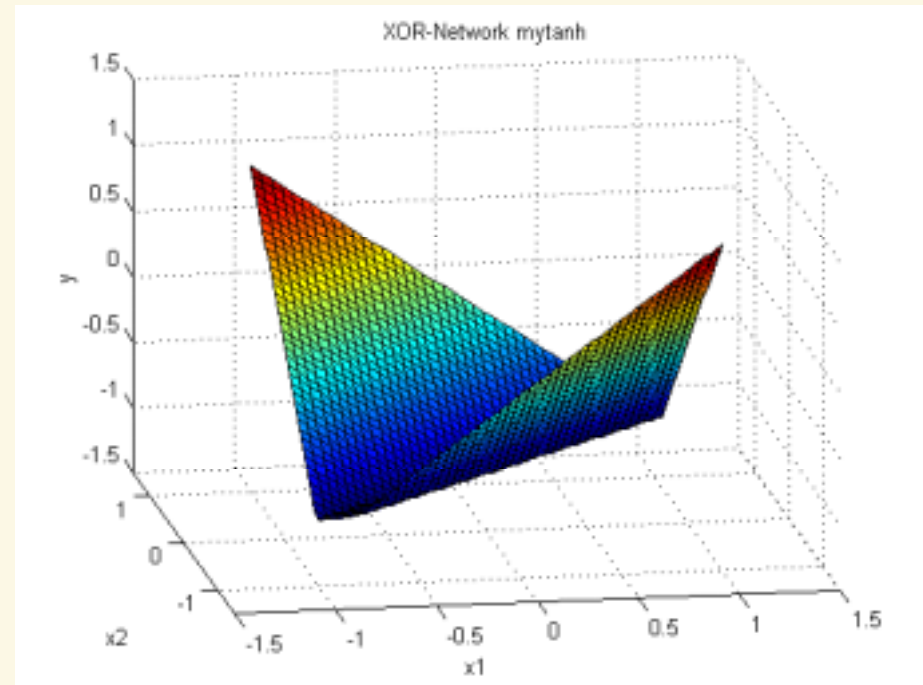
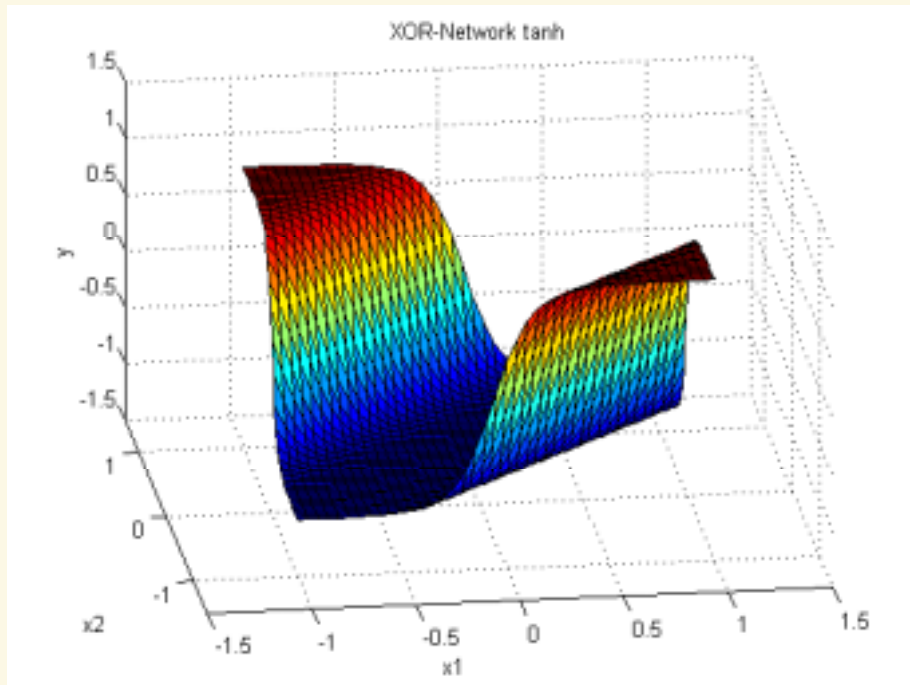
Akkumulation der Gewichtsupdates

Lernverhalten – Simulation (1)



Vergleich zwischen $\tanh(x)$ und $\text{mytanh}(x)$ XOR-Problem

Lernverhalten – Simulation (2)



Ergebnis nach erfolgreichem Lernzyklus (XOR)

Gliederung

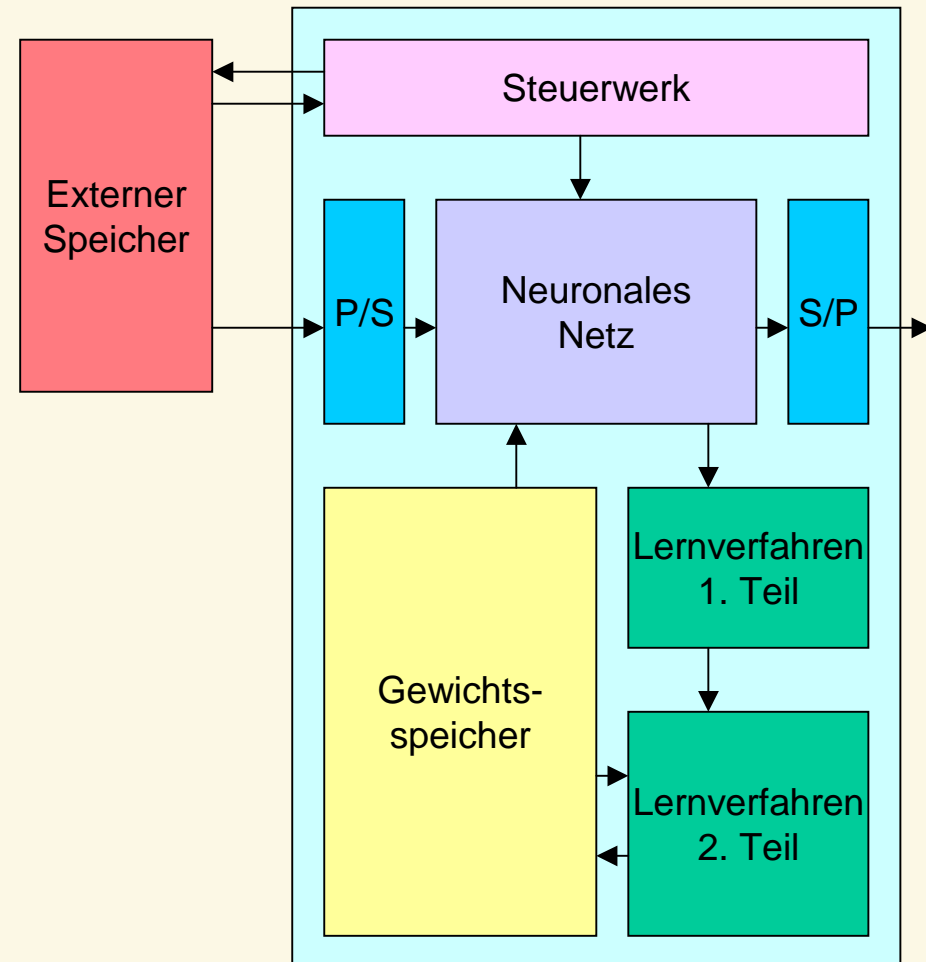
- Was sind Neuronale Netze ?
- Bestehende Implementierungen
 - Analog, Digital-Parallel
- Serielle Algorithmen / Digit-Online Arithmetik
- **Neuro-Prozessor mit serieller Arithmetik**
- Zusammenfassung



Aufbau des Neuro-Prozessors

Komponenten:

- Neuronales Netz (Feed-Forward)
- Backpropagation-Lernverfahren
- interne Gewichtsspeicherung
- Steuerwerk
- Parallel <> Seriell Wandlung
- externe Speicherung der Trainingsdaten



Entwicklungsumgebung

- MATLAB Simulationsmodell
- generische VHDL Beschreibung des Prozessors
- Software-Simulationsumgebung SYNOPSIS
- Beschleunigung durch Aptix Emulationssystem

APTIX MVP3

- Hardware-Emulations-system
- 4 XILINX Virtex 1000
- Logic-Analyser integriert



Gliederung

- Was sind Neuronale Netze ?
- Bestehende Implementierungen
 - Analog, Digital-Parallel
- Serielle Algorithmen / Digit-Online Arithmetik
- Neuro-Prozessor mit serieller Arithmetik
- **Zusammenfassung**



Zusammenfassung

- Minimierung der Kommunikationsstrukturen in Neuronalen Netzen
- Kaskadierung von MSD Operationen ermöglicht eine Verkürzung der Latenzzeit
- frei konfigurierbarer VHDL Core des Neuro-Prozessors mit On-Chip Lernverfahren

