

Schaltungstechnik und Architekturen für mobile digitale Signalverarbeitung mit drahtloser Kommunikation bei niedrigster Leistungsaufnahme

D. Timmermann, F. Grassert, A. Wassatsch

Universität Rostock
 Fachbereich Elektrotechnik und Informationstechnik
 Institut für Angewandte Mikroelektronik und Datentechnik



Übersicht

- Motivation und Ziel
- Schnelle und verlustarme Schaltungstechnik
- Architekturkonzepte
- Anwendung



Motivation und Ziel

Minimaler Leistungsverbrauch erfordert Verbesserungen auf allen Design- und Entwurfssebenen:

Schaltungstechnik/Logik

- dynamisch für höchste Performance
- statisch für unkritische Geschwindigkeiten

Architektur

- Add & Shift, Pipelining, Block Power-Down

Algorithmen

- Digitale Signalverarbeitung: Filter, Demodulator, etc.

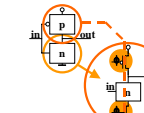
System

- Anwendung: Digitales „Software“-Radio



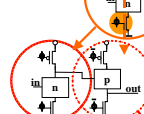
Vergleich der Schaltungstechniken

Statische Logik



- n- und p-Logikblock
- kleine Logiktiefen
- 2 n Transistoren

Dynamische Logik



- Precharge/Evaluate-Phase
- nur noch n- bzw. p-Logikblock
- n+2 Transistoren
- reduzierte Lastkapazitäten
- große Logiktiefen
- nicht kaskadierbar

np-CMOS Logik



- kaskadierbar
- 2 Takte
- p-Kanal Transistoren langsam

TSPC Logik (True Single Phase Clock)



- 1 Takt
- Latchfunktion integriert
- Kaskadierung alternierend mit n- und p-Block

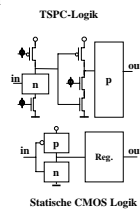
P-Block Umsetzung
 Latchfunktion



Dynamische Logik

Vorteile:

- Geschwindigkeit hoch, Verzögerungszeit klein
- halbiertes Fan-In der Zellen auf den Dateneingängen
- Transistorzahl gering:
 - n-Eingangsgatter mit Register: CMOS: $2n + 16$, TSPC: $n + 11$
- Stromverbrauch durch Signalpegel (nicht durch Pegelwechsel)
- Ideal für Pipelinearchitekturen



Nachteile:

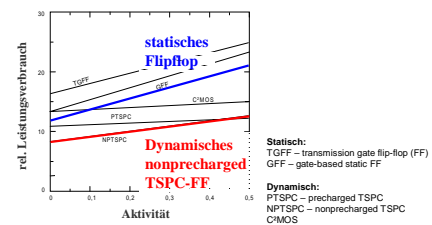
- Leistungsverbrauch durch Takt
- Empfindlich gegenüber Parametern (Technologie, Taktflanke, parasitäre Effekte)
- Problematik der Taktverschiebung

Nutzung der Vorteile → Verbesserung bzgl. Low Power



Potenzial der dynamischen Logik

Vergleich des Leistungsverbrauchs von Flip-Flop Typen



Statisch:
 TGFF – transmission gate flip-flop (FF)
 GFF – gate-based static FF

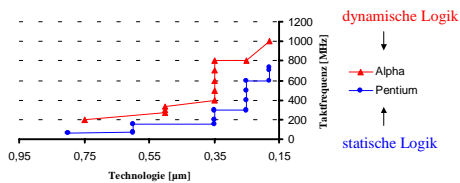
Dynamisch:
 PTSPC – precharged TSPC
 NPTSPC – nonprecharged TSPC
 CMOS

[Rabaey, Pedram: Low Power Design Methodologies]



Anwendung dynamischer Logik

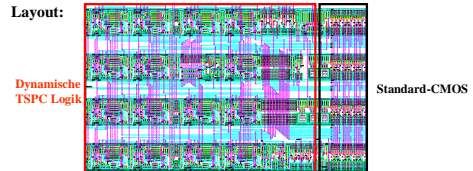
- Der Alpha-Prozessor (dynamische Logik) im Vergleich zum Pentium-Prozessor (statische Logik)



Performance eines Zählers in TSPC-Logik

- Entwicklung und Realisierung eines konfigurierbaren Ringzählers mit Power-Down/Taktverriegelung an unserem Institut
- Ergebnis: 650 MHz @ 3,3V, 0,35 µm, max. 15 mW

Layout:



Architektur und Algorithmus

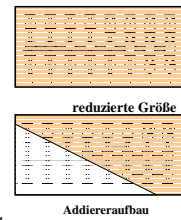
- Anwendungsgebiet: Digitale Signalverarbeitung
- Nutzung eines flächen- und damit logik- sowie energiesparenden **Add & Shift-Algorithmus**
- Massives **Pipelining** → V_{DD} reduzierbar → Low Power
- Signal- und Zustandskodierungen zur **Reduktion der Aktivität**
- Abschaltung nicht benötigter Komponenten (**Power-Down Modi**)

Einbindung in den Standard CMOS Designflow

Automatische Synthese

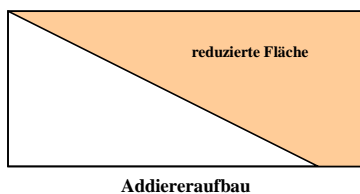
Flächenreduktion mit neuem Add&Shift-Algorithmus

- Effektive Nutzung redundanter Zahlensysteme
 - Entwickelter Algorithmus ermöglicht Eliminierung von Addiererelementen bei Add&Shift-basierten Algorithmen
 - Untersuchung der Anwendung bei digitalen Filtern und anderen DSP-Komponenten
- Zellenreduktion um bis zu 50% möglich



➔ Drastische Energie- + Flächeneinsparung

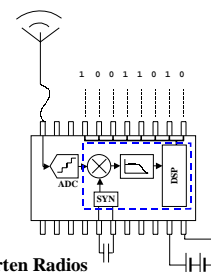
Flächenreduktion mit neuem Add&Shift-Algorithmus



Anwendung

- Mobile, batteriebetriebene Geräte
- Digitale Signalverarbeitung
- Drahtlose Kommunikation

➔ Entwicklung und Realisierung von Kern-Komponenten eines digitalen softwaregesteuerten Radios



Zusammenfassung

- Entwicklung verlustleistungsminimaler dynamischer Schaltungstechniken (TSPC)
- Kombination mit Add&Shift-Architektur, Pipelining, Signalkodierungen, Power Down
- Einbindung in den Standard-Designfluß
- Exploration der Einsatzmöglichkeiten in DSP
Komponenten: Filter, Demodulator, etc.
- Systemanwendung: Digitales „Software“-Radio

