

**INSTITUT FÜR ANGEWANDTE
MIKROELEKTRONIK UND
DATENTECHNIK
FACHBEREICH ELEKTROTECHNIK
UND INFORMATIONSTECHNIK
FAKULTÄT FÜR
INGENIEURWISSENSCHAFTEN
UNIVERSITÄT ROSTOCK**

Das Institut wurde 1992 als „Institut für Technische Informatik“ als eines von sechs Instituten im neustrukturierten Fachbereich Elektrotechnik und Informationstechnik der Fakultät für Ingenieurwissenschaften an der Universität Rostock gegründet. Eine Besonderheit dieser Universität liegt in ihrer Profilierung als Volluniversität mit leistungsfähiger Ingenieurwissenschaft, bestehend aus den Fachbereichen Bauingenieurwesen, Elektrotechnik und Informationstechnik, Informatik sowie Maschinenbau und Schiffstechnik. Im Jahr 1995 änderte das Institut seine Bezeichnung in den derzeitigen Namen, um den aktuellen und zukünftigen Aktivitäten besser Rechnung zu tragen. Diese sind entscheidend geprägt durch die Informations- und Kommunikationstechnik und die untrennbar damit verknüpfte Anwendung der Mikroelektronik.

Entsprechend den 3 Professuren im Institut ergeben sich in Forschung und Ausbildung die drei ineinandergreifenden Arbeitsgebiete

- Entwicklung und Entwurf hochintegrierter Schaltungen vom System bis zur Schaltungstechnik, kurz „Angewandte Mikroelektronik“, vertreten seit 1994 durch Prof. Dr. Dirk Timmermann;
- Prozessrechen- und Echtzeittechnik („Prozessrechentechnik“), vertreten seit 1998 durch Prof. Dr. Hartmut Pfüller;
- Hardwarenahe Softwareentwicklung oder „Softwaretechnologie“, wird zur Zeit neu besetzt.

Die derzeitigen Arbeitsgebiete der drei Professuren sind in Bild 1 dargestellt.

Forschungsprojekte

Im folgenden sind einige kürzlich abgeschlossene und aktuelle Projekte dargestellt. Für eine vollständigere Übersicht sei auf die Webseite des Instituts verwiesen.

Leitidee des Instituts ist, dass reale wissenschaftliche Fortschritte häufig nur durch die Interaktion von Anwendung, zugrunde liegendem Algorithmus, der verwendeten Systemarchitektur und der schaltungstechnischen Implementierung möglich sind. Eine Weiterentwicklung oder Verbesserung eines Algorithmus ist meistens nur bei Kenntnis auch der zugrunde liegenden Technologie erfolgreich. Dementsprechend widmen sich die Forschungsarbeiten den verschiedenen Implementierungsschichten von der Anwendung bis zur VLSI-Realisierung. Derzeit ist die digitale Schaltungstechnik die unterste bearbeitete Ebene.

Auf diesem Gebiet befasst sich eine Arbeitsgruppe, unterstützt durch die DFG im Schwerpunktprogramm „Verlustleistungsarme Informationsverarbeitung“, mit schnellen und dennoch verlustleistungsarmen dynamischen CMOS-Schaltungstechniken. Diese erlauben sehr hohe Geschwindigkeiten, gelten gemeinhin aber als kontraproduktiv, wenn es um geringe Leistungsaufnahme geht. Ziel ist die Verbindung der Vorteile statischer Technik wie Robustheit, Skalierbarkeit, niedrige Leistungsaufnahme und gute CAD-Unterstützung mit der hohen Geschwindigkeit dynamischer Logik. Dazu sind sowohl weiterentwickelte Schaltungstechniken als auch eine Einbindung in den industriellen Design-Flow nötig. Durch Verwendung einiger neuer

Ansätze konnte in einem Industrieprojekt die Geschwindigkeit von 420 MHz eines konventionellen statischen Designs in 0,35 μm auf über 650 MHz bei Einhaltung des Energiebudgets und gleicher Technologie gesteigert werden.

Seit längerer Zeit bildet die Theorie und Anwendung der Computerarithmetik ein spezielles Arbeitsgebiet des Instituts. Der sogenannte CORDIC-Algorithmus erlaubt auf elegante und hardwareeffiziente Art die Berechnung eines ganzen Bündels mathematischer Funktionen von den vier Grundrechenarten über logarithmische und hyperbolische Funktionen bis zu planaren und mehrdimensionalen Vektorrotationen. Viele Anwendungen der Signal- und Bildverarbeitung lassen sich auf diese Grundstruktur abbilden und damit sehr schnell in Hardware realisieren. Zunächst konzentrierten sich die Arbeiten auf eine Beschleunigung des Verfahrens. Dabei konnten erhebliche Fortschritte erzielt und bis kürzlich der internationale „Rekord“ für den schnellsten bekannten Algorithmus gehalten werden. In der letzten Zeit wurden einige Anstrengungen unternommen, den zugrunde liegenden iterativen Add&Shift-Algorithmus bezüglich der Hardwareressourcen zu verbessern, und zwar bezüglich der Chipfläche und der Leistungsaufnahme. Dabei konnte ein grundlegend neues Verfahren zur Ressourcenreduktion entwickelt werden, das auch Anwendung in anderen Bereichen finden kann, was zur Zeit weiter untersucht wird.

In einem Schwerpunktprogramm der DFG wurden spezielle serielle arithmetische Algorithmen und Architekturen untersucht und entwickelt, die aufgrund ihrer geringen Kommunikationsbandbreite besonders gut kaskadierbar und rekonfigurierbar sind. Diese sogenannten Digit-Online Algorithmen können paradoxerweise aufgrund intensiver Überlappung sequentieller Operatoren eine geringere Latenzzeit als ihre parallelen Äquivalente aufweisen. Damit eignen sie sich u.a. für rekursive Architekturen wie IIR-Filter sowie für bestimmte Anwendungsfälle in der inversen Kinematik und der Kryptographie.

Eine andere Arbeitsgruppe bearbeitet im Industrieauftrag den High-Level Entwurf dedizierter Mikrocontroller mit besonders niedriger Leistungsaufnahme und Chipfläche. Entwickelt wurde ein proprietärer und ausschließlich auf minimale Gatteranzahl (nur 1300 Gatter) optimierter 4 Bit-Mikrocontroller mit trotzdem leistungsfähigem Befehlssatz. Dieser wie auch der CORDIC-Algorithmus und ver-

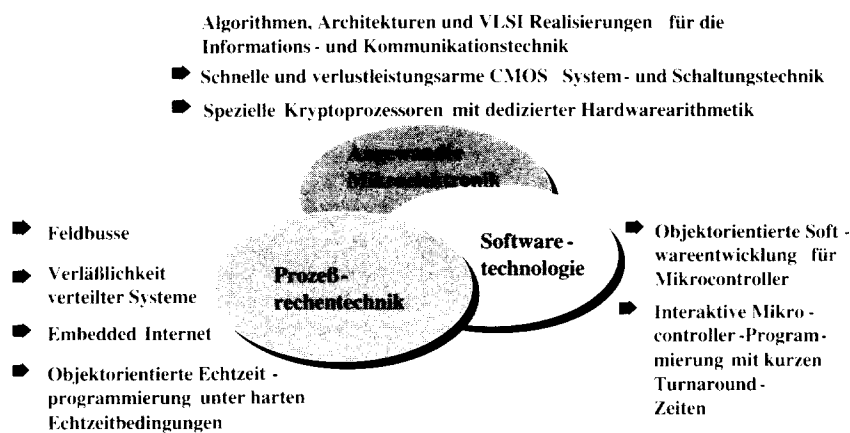


Abb. 1 Arbeitsgebiete im Institut



schiedene Kryptoalgorithmen (z.B. DES) als Intellectual Property (IP-) Modul in VHDL entwickelte Controller wird durch eine sehr leistungsfähige professionelle Entwicklungsumgebung in objektorientierter Softwarekomponententechnik (COM/OLE) unter Windows NT unterstützt. Dieses im Industrieinsatz befindliche Paket zeichnet sich durch seine hochgradige Anpassungsfähigkeit an andere Prozessoren und Mikrocontroller durch einfaches Auswechseln einer DLL mit einem Aufwand von nur ca. 4-6 Mannwochen aus. Außerdem besitzt es eine In-Circuit Emulationsfähigkeit durch Unterstützung eines sehr schnellen JTAG-Interfaces, so dass im Feld ein Debugging möglich wird.

In verschiedenen Projekten wird das Thema des Hardware-Software Codesigns verfolgt. Ziel ist eine möglichst kurze Entwicklungszeit bei großer Entwurfsicherheit. Dazu wurden mehrere umfangreiche digitale Systeme mit bis zu 500 000 Gattern entwickelt, darunter Anwendungen aus der Bildverarbeitung und der Medizinelektronik.

Ein traditionell am Institut sehr erfolgreich verfolgtes Gebiet ist das Gebiet der hardwarenahen Programmierung und Echtzeittechnik. Schon seit 1991 konnten mit vergleichsweise unterlegener Hardware mehrere erste Plätze bei nationalen Vergleichen im Echtzeitbereich errungen werden. Dabei wurden bereits interpretierte Sprachen wie Forth eingesetzt. Die dabei gewonnenen Erkenntnisse flossen in die Entwicklung von Java-basierten Systemen ein, woraus eine Java Virtual Machine (JVM) speziell für eingebettete Systeme und Smartcards entstand. Diese zeichnet sich durch ihren extrem geringen Ressourcenbedarf aus. Im DFG-Schwerpunktprogramm „Sicherheit in der Informations- und Kommunikationstechnik“ werden in einem gemeinsamen Projekt mit Prof. Cap aus dem Fachbereich Informatik die besonderen Sicherheitsprobleme im Bereich mobiler

Systeme untersucht, die durch spontane Vernetzung über drahtlose Verbindungen miteinander kommunizieren. Insbesondere ist angesichts der leichten Abhörbarkeit im drahtlosen Umfeld eine Authentifizierung, Verschlüsselung und Zugriffssteuerung mit starker Kryptographie erforderlich. Dies wird durch die geringere Prozessorleistung und niedrige Stromaufnahme auf mobilen Systemen erschwert. Die beschriebene JVM soll dazu weiterentwickelt werden und die Erfahrungen aus vorherigen Projekten für eine besonders verlustleistungssparende Kryptographie für mobile Anwendungsfelder genutzt werden.

Echtzeitapplikationen mit harten Zeitbedingungen verschließen sich häufig einem klassischen Top-Down Entwurf, da ihr zeitliches Verhalten oft nicht deterministisch ist. Dazu wurden intensive Untersuchungen mit dem Ziel durchgeführt, auch in solchen Situationen ein Rapid-Prototyping zu ermöglichen. Insbesondere wird ein verbessertes deterministisches Verhalten in Echtzeitsystemen mit harten Zeitbedingungen angestrebt. In einem Projekt wird dementsprechend ein Rapid-Prototyping System für harte Echtzeitanforderungen entwickelt, das diese Aufgabe u.a. dadurch angeht, in dem es dynamisches Scheduling nach einem neu entwickelten Verfahren einsetzt. Die daraus resultierende algorithmische Komplexität wird durch einen speziellen Scheduling-Coprozessor aufgefangen, so dass der eigentliche Prozessor durch das verbesserte Scheduling nicht belastet wird. Das alles ist in ein Rapid-Prototyping Framework eingebettet, das schon in der Spezifikationsphase angenäherte Zeitaussagen über das endgültige System zulässt.

Ein mehr industrienahes Projekt untersucht, inwieweit neue Konzepte wie OLE Process Control (OPC) im industriellen Einsatz zu tragfähigen Lösungen führt. Darüber hinaus ist das Institut am Graduiertenkolleg „Verarbeitung, Verwaltung,

Darstellung und Transfer multimedialer Daten – Technische Grundlagen und gesellschaftliche Implikation“ mit dem kryptographisch orientierten Thema „Datensicherheit in Neuen Medien“ beteiligt.

Lehre

Das Institut ist im Grundstudium im Diplomstudiengang Elektrotechnik und im gemeinsam mit dem Fachbereich Informatik neu eingerichteten Bachelor/Master Studiengang Informationstechnik/Technische Informatik engagiert. Im Hauptstudium der Elektrotechnik ist das Institut für die Studienrichtung „Technische Informatik“ verantwortlich und bietet Lehrveranstaltungen für die Informationstechnik, Wirtschaftsingenieure in der Vertiefungstechnik Technische Informatik und Lehramtskandidaten an.

Im Oktober 1998 haben zwei Studenten des Instituts einen nationalen Designwettbewerb für programmierbare Logik mit großem Vorsprung gewonnen und konnten jetzt als erste deutsche Studenten ein sechsmonatiges Werkspraktikum beim größten FPGA-Hersteller in Kalifornien durchführen.

Ausstattung

In drei Laboren steht eine aktuelle Hardware- und Softwareausstattung zur Entwicklung von ASICs, FPGAs, Echtzeitsystemen und eingebetteten Systemen zur Verfügung. Ein Aptix Rapid-Prototyping System mit einer Kapazität von derzeit 4 Mio. Gattern erlaubt die schnelle Umsetzung auch größter Designs.

Für weitere Informationen wird auf <http://www-md.e-technik.uni-rostock.de> verwiesen.

Dirk Timmermann